

# BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

**PRIORITY  
DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

**COPIE OFFICIELLE**

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 30 NOV. 1998

Pour le Directeur général de l'Institut  
national de la propriété industrielle  
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

SIEGE  
26 bis, rue de Saint Petersburg  
75800 PARIS Cédex 08  
Téléphone : 01 53 04 53 04  
Télécopie : 01 42 93 59 30

100-100000



## BREVET D'INVENTION, CERTIFICAT D'UTILITÉ

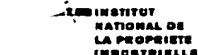
Code de la propriété intellectuelle-Livre VI

cerfa  
N° 55-1328


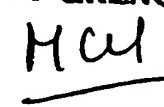
## REQUÊTE EN DÉLIVRANCE

Confirmation d'un dépôt par télécopie ☐

Cet imprimé est à remplir à l'encre noire en lettres capitales


 L'INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE
26 bis, rue de Saint Pétersbourg  
75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

Réservé à l'INPI DATE DE REMISE DES PIÈCES <b>30 DEC. 1997</b> N° D'ENREGISTREMENT NATIONAL <b>9716854</b> DÉPARTEMENT DE DÉPÔT <b>INPI GRENOBLE</b> DATE DE DÉPÔT <b>30 DEC. 1997</b>		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE  <b>MICHEL DE BEAUMONT</b> <b>CABINET CONSEIL</b> <b>1, rue Champollion</b> <b>38000 GRENOBLE</b> n° du pouvoir permanent <b>B3713</b> références du correspondant <b>B3713</b> téléphone <b>04 76 51 84 51</b> <input type="checkbox"/> certificat d'utilité n° _____ date _____																	
2 DEMANDE Nature du titre de propriété industrielle <input checked="" type="checkbox"/> brevet d'invention <input type="checkbox"/> demande divisionnaire <input type="checkbox"/> certificat d'utilité <input type="checkbox"/> transformation d'une demande de brevet européen <input type="checkbox"/> demande initiale <input type="checkbox"/> brevet d'invention <input type="checkbox"/> certificat d'utilité n° _____ Établissement du rapport de recherche <input type="checkbox"/> différé <input checked="" type="checkbox"/> immédiat Le demandeur, personne physique, requiert le paiement échelonné de la redevance <input type="checkbox"/> oui <input checked="" type="checkbox"/> non Titre de l'invention (200 caractères maximum)  <b>CIRCUIT DE PROTECTION D'INTERFACE D'ABONNÉS</b>																			
3 DEMANDEUR (S) n° SIREN _____ code APE-NAF _____ Nom et prénoms (souligner le nom patronymique) ou dénomination  <b>SGS-THOMSON MICROELECTRONICS S.A.</b>		Forme juridique  <b>(Société Anonyme)</b>																	
Nationalité (s) <b>Française</b> Adresse (s) complète (s)  <b>7, Avenue Gallieni</b> <b>94250 GENTILLY</b>		Pays  <b>FRANCE</b>																	
4 INVENTEUR (S) Les inventeurs sont les demandeurs <input type="checkbox"/> oui <input checked="" type="checkbox"/> non Si la réponse est non, fournir une désignation séparée En cas d'insuffisance de place, poursuivre sur papier libre <input type="checkbox"/>																			
5 RÉDUCTION DU TAUX DES REDEVANCES <input type="checkbox"/> requise pour la 1ère fois <input type="checkbox"/> requise antérieurement au dépôt : joindre copie de la décision d'admission																			
6 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE <table border="1"> <thead> <tr> <th>pays d'origine</th> <th>numéro</th> <th>date de dépôt</th> <th>nature de la demande</th> </tr> </thead> <tbody> <tr><td> </td><td> </td><td> </td><td> </td></tr> <tr><td> </td><td> </td><td> </td><td> </td></tr> <tr><td> </td><td> </td><td> </td><td> </td></tr> </tbody> </table>				pays d'origine	numéro	date de dépôt	nature de la demande												
pays d'origine	numéro	date de dépôt	nature de la demande																
7 DIVISIONS antérieures à la présente demande n° _____ date _____ n° _____ date _____																			
8 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (nom et qualité du signataire - n° d'inscription) <b>Michel de Beaumont</b> <b>MANDATAIRE 92-1016</b> 		SIGNATURE DU PRÉPOSÉ À LA RÉCEPTION <b>INPI GRENOBLE</b> 																	

DIVISION ADMINISTRATIVE DES BREVETS

26bis, rue de Saint-Petersbourg

75800 Paris Cédex 08

Tél. : 01 53 04 53 04 - Télécopie : 01 42 93 59 30

N° D'ENREGISTREMENT NATIONAL

9716854

TITRE DE L'INVENTION :

**CIRCUIT DE PROTECTION D'INTERFACE D'ABONNÉS**

LE(S) SOUSSIGNÉ(S)

**MICHEL DE BEAUMONT**  
**CABINET CONSEIL**  
1, rue Champollion  
38000 GRENOBLE

DÉSIGNE(NT) EN TANT QU'INVENTEUR(S) (indiquer nom, prénoms, adresse et souligner le nom patronymique) :

**BALLON Christian**  
75, Rue Jolivet  
37000 TOURS

**3 0 DEC. 1997 INPI GRENOBLE**

**NOTA** : A titre exceptionnel, le nom de l'inventeur peut être suivi de celui de la société à laquelle il appartient (société d'appartenance) lorsque celle-ci est différente de la société déposante ou titulaire.

Date et signature (s) du (des) demandeur (s) ou du mandataire

le 30 décembre 1997,

N. REF. : B3713

  
Michel de Beaumont  
MANDATAIRE 92-1016

## CIRCUIT DE PROTECTION D'INTERFACE D'ABONNÉS

La présente invention concerne des circuits de protection contre des surtensions utilisables notamment pour des circuits d'interface de lignes d'abonnées, couramment désignés par le sigle SLIC (Subscriber Line Interface Circuit).

5 Les circuits téléphoniques reliés à des lignes sont particulièrement susceptibles d'être perturbés par des surtensions tels que des coups de foudre ou des liaisons accidentelles à des lignes du réseau d'alimentation électrique. De plus, le problème de la protection des circuits d'interface devient de  
10 plus en plus aigu alors que ces circuits d'interface sont constitués de circuits de plus en plus intégrés et de dimensions de plus en plus réduites et par conséquent de plus en plus sensibles à des surtensions.

La demanderesse étudie depuis de nombreuses années des  
15 circuits de protection de SLIC et a déjà imaginé plusieurs circuits nouveaux, réalisables sous forme monolithique, qui sont décrits notamment dans les brevets des Etats-Unis d'Amérique N° 5274524 (B1712), 5243488 (B1713), 5696391 (B2420) et 5684322 (B2743), et dans les demandes de brevets européens 0742592  
20 (B2782) et 0687051 (B3042).

La présente invention vise à réaliser sous forme monolithique un circuit de protection susceptible d'établir un court-

circuit entre chaque conducteur d'une ligne et la masse quand la tension sur ce conducteur dépasse un seuil positif déterminé ou devient inférieure à un seuil négatif prédéterminé.

5 La présente invention vise également à réaliser un tel circuit qui établit également un court-circuit entre un conducteur de ligne et la masse quand le courant dans ce conducteur dépasse un seuil déterminé.

10 La présente invention vise à réaliser un tel circuit qui puisse être fabriqué par des technologies compatibles avec celle des circuits intégrés de puissance développés par la demande.

Un autre objet de la présente invention est de prévoir un tel circuit qui soit particulièrement fiable en fonctionnement.

15 Un autre objet de la présente invention est de prévoir un tel circuit dans lequel la chute de tension à l'état passant soit minimale (égale seulement à la chute de tension aux bornes d'un thyristor).

20 Un autre objet de la présente invention est de prévoir un tel circuit qui nécessite un très faible courant pour son amorçage.

Pour atteindre ces objets, la présente invention prévoit un composant monolithique de protection d'une ligne contre des surtensions supérieures à un seuil positif déterminé ou inférieures à un seuil négatif déterminé, comprenant en antiparallèle un thyristor à gâchette de cathode et un thyristor à gâchette d'anode connectés entre une première borne de la ligne à protéger et une tension de référence, la gâchette du thyristor à gâchette de cathode étant reliée à une tension de seuil négative par l'intermédiaire d'un transistor d'amplification de courant de gâchette, la gâchette du thyristor à gâchette d'anode étant reliée à une tension de seuil positive. Le composant monolithique est réalisé dans un substrat du premier type de conductivité divisé en caissons séparés par des murs d'isolement dont les faces inférieures sont revêtues de couches isolantes, la face

35

inférieure du substrat étant uniformément revêtue d'une métallisation. Le transistor d'amplification du courant de gâchette du thyristor à gâchette de cathode est réalisé sous forme verticale dans un premier caisson. Le thyristor à gâchette de cathode est

5 réalisé sous forme verticale dans un deuxième caisson. Le thyristor à gâchette d'anode est réalisé sous forme verticale dans un troisième caisson. La métallisation de face inférieure met en contact le collecteur du transistor, l'anode du thyristor à gâchette de cathode et la cathode du thyristor à gâchette d'anode.

10 Une première métallisation de face avant relie la cathode du thyristor à gâchette de cathode à l'anode du thyristor à gâchette d'anode. Une deuxième métallisation de face avant relie la gâchette du thyristor à gâchette de cathode à l'émetteur du transistor. Une troisième métallisation de face avant est en contact

15 avec la gâchette du thyristor à gâchette d'anode.

Selon un mode de réalisation de la présente invention, le composant comprend en outre une diode dont l'anode est reliée à la gâchette du thyristor à gâchette d'anode. Cette diode est réalisée sous forme d'une région de type P elle-même formée dans

20 une région de type N, cette dernière étant formée dans la région de gâchette de cathode du thyristor à gâchette d'anode, du côté de la face supérieure du composant.

Selon un mode de réalisation de la présente invention, la gâchette du thyristor à gâchette de cathode est reliée à une

25 deuxième borne de la ligne à protéger associé au thyristor à gâchette d'anode, caractérisé en ce que ce transistor, de type PNP, est formé du côté de la face supérieure du composant, la région de collecteur se prolongeant par l'intermédiaire de murs d'isolement vers la face inférieure et étant en contact avec la

30 métallisation de face inférieure.

Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes

35 parmi lesquelles :

la figure 1A représente un exemple de circuit de protection ;

la figure 1B représente un mode de réalisation selon la présente invention du circuit de la figure 1A ;

5 la figure 2A représente une variante de circuit de protection ;

la figure 2B représente un mode de réalisation selon la présente invention du circuit de la figure 2A ;

10 la figure 3A représente une autre variante de circuit de protection ;

la figure 3B représente un premier mode de réalisation selon la présente invention du circuit de la figure 3A ;

la figure 4A représente une autre variante de circuit de protection ; et

15 la figure 4B représente un premier mode de réalisation selon la présente invention du circuit de la figure 4A.

La figure 1A représente un circuit de protection contre des surtensions et des surintensités sur une ligne téléphonique L1-L2. Chacun des conducteurs de la ligne téléphonique comprend  
20 une résistance série, respectivement R1, R2, permettant de détecter des surintensités. On appellera L1A et L1B les bornes de la résistance R1 qui constituent des premières bornes d'entrée du circuit selon la présente invention et L2A et L2B les bornes de la résistance R2 qui constituent des deuxièmes bornes d'entrée du  
25 circuit. Entre la borne L1A et un potentiel de référence, couramment la masse, sont disposés deux thyristors en antiparallèle, à savoir un thyristor à gâchette de cathode Th1 et un thyristor à gâchette d'anode Th2. L'anode du thyristor Th1 et la cathode du thyristor Th2 sont reliées à la masse, la cathode du thyristor  
30 Th1 et l'anode du thyristor Th2 sont reliées à la borne L1A. La gâchette du thyristor à gâchette de cathode est reliée à une source de tension négative -V par l'intermédiaire d'un transistor amplificateur T1 de type NPN. La gâchette du thyristor à gâchette d'anode est reliée à une source de tension positive +V (dans ce  
35 mode de réalisation par l'intermédiaire d'une diode D1). Les gâ-



chettes des thyristors Th1 et Th2 sont reliées à la borne L1B. L'émetteur du transistor T1 est relié à la borne L1B, son collecteur à la masse et sa base à la tension négative -V. Cet ensemble constitue le système de protection contre des surtensions et surintensités du conducteur L1. Des composants disposés symétriquement et désignés par des références primées constituent la protection contre des surtensions et des surintensités de la ligne L2. Le fonctionnement de ce circuit que l'on comprendra mieux en se référant aux brevets et demandes de brevets de la demanderesse mentionnés ci-dessus est le suivant.

- Si une surtension positive supérieure à la tension +V survient sur le conducteur L1, un courant circule de l'anode à la gâchette du thyristor à gâchette d'anode Th2 par l'intermédiaire de la diode D1 vers la tension +V. Le thyristor Th2 devient passant et dérive la surtension vers la masse.

- Si une surtension négative inférieure à la tension -V survient sur le conducteur L1, le thyristor à gâchette de cathode Th1 devient conducteur et la surtension négative s'écoule vers la masse. Le transistor T1 augmente la sensibilité de déclenchement en jouant un rôle d'amplification de gâchette.

- Si un courant positif circule dans la résistance R1 de façon à produire aux bornes de cette résistance une tension supérieure à la tension de seuil du thyristor à gâchette d'anode Th2, celui-ci devient passant.

- Si un courant négatif circule dans la résistance R1, c'est le thyristor à gâchette de cathode Th1 qui devient passant.

On a donc ainsi obtenu effectivement un dispositif de protection contre des surtensions et des surintensités sur le conducteur L1. La partie inférieure du circuit joue le même rôle vis-à-vis du conducteur L2.

On notera que les valeurs des tensions +V et -V, qui seront par exemple fournies par des batteries, ne sont pas nécessairement égales.

Le rôle des diodes D1 et D1' est d'isoler les batteries +V et -V entre elles, ainsi que par rapport aux lignes L1 et L2 en l'absence de surtensions.

La figure 1B est une vue en coupe schématique d'une  
5 tranche semiconductrice incorporant le circuit de la figure 1A. Seuls les éléments appartenant à la partie supérieure du circuit de protection de la figure 1A sont représentés en figure 1B. Les composants symétriques dans le circuit sont formés de la même façon dans la même tranche de silicium comme cela apparaîtra clai-  
10 rement à l'homme de l'art.

Le composant de la figure 1B est formé à partir d'un substrat 1 de type N divisé en trois caissons par des murs d'isolement 3 et 4. Chaque mur d'isolement est formé par une diffusion profonde de type P s'étendant à partir des faces supérieure et  
15 inférieure de la tranche, ces diffusions se rejoignant sensiblement au milieu de la tranche. Le composant est réalisé dans une technologie de composants semiconducteurs de puissance dans laquelle une métallisation unique M1 recouvre toute la face inférieure ou face arrière du composant. Selon un aspect de la pré-  
20 sente invention, on utilise une technologie dans laquelle la partie apparente de chaque mur d'isolement du côté de la face inférieure est isolée par une couche d'isolement. La référence 5 désigne une couche d'isolement, couramment de l'oxyde de silicium, formée sous la face inférieure du mur d'isolement 3 et la réfé-  
25 rence 6 désigne une couche d'isolement formée sous la face inférieure du mur d'isolement 4.

Dans le caisson de gauche est formé le transistor T1. Ce transistor est de type vertical et comprend du côté de la face supérieure une région de base 10 de type P contenant une région  
30 d'émetteur 11 de type N. Du côté de la face inférieure est formée une région 12 de type N<sup>+</sup> constituant le contact de collecteur repris par la métallisation M1. On notera que la couche isolante 5 se prolonge pour que la métallisation M1 fasse contact avec la région N 12 et pas avec le substrat 1 du caisson. Un avantage de  
35 la réalisation de ce transistor sous forme verticale est qu'il

peut supporter sans difficultés des tensions relativement élevées (la tension  $-V$  est par exemple de  $-50$  V). De plus la connexion entre le collecteur de ce transistor et l'anode du thyristor à gâchette de cathode Th1 est réalisée de façon particulièrement simple et efficace par la métallisation de face arrière. En outre le transistor T1 présente un gain élevé (de l'ordre de 80 à 200) ce qui entraîne que le courant que doit fournir la batterie  $-V$  à chaque amorçage est particulièrement faible.

Le thyristor à gâchette de cathode Th1 est formé dans le caisson central de la figure 1B. Il est réalisé sous forme verticale. Il comprend du côté de la face inférieure une région d'anode 30 et du côté de la face supérieure une région de type P 31 et une région de type N de cathode 32, couramment munie de courts-circuits d'émetteur. On notera que les régions isolantes 5 et 6 se prolongent jusqu'à la région P 30 pour que la métallisation M1 ne soit pas en contact avec le caisson central de type N.

Dans le caisson de droite de la figure 1B sont formés le thyristor à gâchette d'anode Th2 et la diode D1. Le thyristor Th2 est réalisé comme le thyristor Th1 sous forme verticale. Il comprend du côté de la face inférieure une région N 40 de cathode, et du côté de la face supérieure une région de type P profonde et peu dopée 42 (réalisée en même temps que la région d'anode 30 du thyristor Th1) dans laquelle sont formées une région de type N 43 et une région d'anode de type P 44. De façon classique, la région d'anode est munie de courts-circuits d'émetteurs. La diode D1 est formée dans la région de type P 42 elle comprend dans cette région une région de type N 45 constituant sa cathode et une région de type P 46 constituant son anode. Il s'agit d'une diode latérale.

Du côté de la face supérieure, les contacts sont réalisés par diverses métallisations :

- une métallisation M2 connectée à la borne L1A reliant la cathode du thyristor à gâchette de cathode à l'anode du thyristor à gâchette d'anode,

- une métallisation M3 connectée à la borne L1B reliant la gâchette du thyristor à gâchette de cathode à l'émetteur du transistor T1 et la gâchette du thyristor à gâchette d'anode à l'anode de la diode D1 ; bien que dans la vue en coupe cette  
 5 métallisation soit représentée comme constituée de deux morceaux disjoints, on comprendra qu'il s'agit d'une seule et même métallisation,

- une métallisation M4 reliée à la borne -V en contact avec la base du transistor T1, et  
 10 - une métallisation M5 reliée à la borne +V en contact avec la cathode de la diode D1.

Cette structure permet de commander le thyristor Th1 avec un très faible courant de mise en conduction tandis que ce thyristor peut avoir un courant de maintien ( $I_h$ ) élevé. La réalisation du thyristor Th2 par triple diffusion permet d'obtenir un  
 15 thyristor sensible.

On a en outre représenté sur la figure des régions plus fortement dopées de même type que les régions sous-jacentes pour améliorer l'ohmicité des contacts avec les diverses métallisations. Ces régions ne sont ni référencées ni décrites pour ne pas  
 20 alourdir les figures et la description. Également, des régions telle que la région 50 constituent de façon classique des régions d'arrêt de canal pour éviter l'apparition de courants de fuite.

La figure 2A représente une variante du circuit de la  
 25 figure 1A. On y retrouve les éléments T1, Th1, Th2, T'1, Th'1, Th'2. La différence avec la figure 1A est que la gâchette du thyristor à gâchette d'anode Th2 n'est pas reliée à la gâchette du thyristor à gâchette de cathode Th1 et est reliée directement, ainsi que la gâchette du thyristor à gâchette d'anode Th'2 à la  
 30 tension de référence positive +V. Ce circuit est plus simple mais n'assure pas de protection contre des surintensités positives. Il présente toutefois l'avantage que le thyristor à gâchette d'anode est particulièrement sensible en raison de l'absence de courts-circuits d'anode.

La réalisation de ce circuit sous forme d'un composant monolithique apparaît en figure 2B. Cette figure ne sera pas décrite en détail puisqu'elle est strictement similaire à la figure 1B sans la diode D1, c'est-à-dire que la région de gâchette d'anode 43 du thyristor à gâchette d'anode Th2 est connectée directement à la tension positive +V. On notera également que la couche d'anode 44 du thyristor à gâchette d'anode n'est pas dans le mode de réalisation de la figure 2B muni de courts-circuits d'émetteur, ce qui permet d'obtenir un thyristor plus sensible.

D'autre part, dans le cas des figures 1B et 2B, on a représenté la couche d'isolement 6 s'étendant jusqu'à la région 40 de prise de contact de cathode du thyristor à gâchette d'anode Th2. Bien entendu, comme cette couche de contact est du même type que le substrat, la couche isolante 6 peut s'arrêter immédiatement au-delà de la surface inférieure du mur d'isolement 4.

La figure 3A représente une autre variante du circuit selon la présente invention. Cette fois-ci, la structure est complètement symétrique, c'est-à-dire que le thyristor à gâchette d'anode Th2 est, comme le thyristor à gâchette de cathode Th1 associé à un transistor d'amplification de courant de gâchette. Ce transistor est désigné par la référence T2 pour le thyristor Th2 et par la référence T2' pour le thyristor Th2'. Les transistors T2 et T2' sont des transistors PNP alors que les transistors T1 et T1' sont des transistors NPN.

Une réalisation selon la présente invention sous forme monolithique du circuit de la figure 3A apparaît en une coupe schématique en figure 3B. Le transistor T1 et le transistor Th1 sont réalisés comme dans les modes de réalisation des figures 1B et 2B. Le thyristor Th2 est réalisé comme celui de la figure 1B ou de la figure 2B selon la sensibilité recherchée pour ce thyristor. Le transistor T2 est réalisé entre les caissons contenant les thyristors Th1 et Th2. Le collecteur de ce thyristor est constitué d'une couche de type P 61 profondément diffusée à partir de la face supérieure. La région 61 est entourée d'une diffusion profonde de type P 62 qui rejoint une couche de type 63

formée à partir de la face inférieure et sur laquelle est reprise le contact de collecteur par la métallisation M1. A l'intérieur de la région de collecteur 61 sont formées une région de base 64 et une région d'émetteur de type P 65.

5 Une première métallisation de face supérieure M10 connectée à la borne L1A est en contact avec la cathode du thyristor Th1 et l'anode du thyristor Th2 (bien que cette métallisation soit représentée en deux morceaux dans la figure, il s'agit d'une seule et même métallisation). Une métallisation M11  
10 connectée à la borne L1B est en contact avec la gâchette du thyristor Th2, l'émetteur du transistor T2, la gâchette du thyristor Th1 et l'émetteur du transistor T1. Une métallisation M12 connectée à la borne -V est en contact avec la base du transistor T1. Une métallisation M13 connectée à la borne +V et est en contact  
15 avec la région de base du transistor T2.

La figure 4A représente une variante du circuit de la figure 1A. Ce circuit, plus simple, n'assure pas de protection contre des surintensités. On y retrouve les éléments T1, Th1, Th2, T'1, Th'1, Th'2. La différence avec la figure 1A est que les  
20 gâchettes des thyristors à gâchette d'anode Th2 et à gâchette de cathode Th1 ne sont reliées ni entre elles ni à la borne L1B qui n'existe pas, la résistance R1 étant absente.

La réalisation de ce circuit sous forme d'un composant monolithique apparaît en figure 4B. Cette figure ne sera pas décrite en détail puisqu'elle est identique à la figure 1B à  
25 l'exception de la métallisation de gâchette : au lieu d'avoir une métallisation M3 unique, on a deux métallisations disjointes M31 et M32 servant seulement, respectivement à établir la liaison avec l'émetteur du transistor T1 et la liaison avec l'anode de la  
30 diode D1 (on pourra éventuellement supprimer la diode D1).

Bien entendu, la présente invention est susceptible de diverses variantes et modifications qui apparaîtront à l'homme de l'art. En particulier, les diverses variantes décrites pourront être combinées.

### REVENDECATIONS

1. Composant monolithique de protection d'une ligne contre des surtensions supérieures à un seuil positif déterminé ou inférieures à un seuil négatif déterminé, comprenant en anti-parallèle un thyristor à gâchette de cathode (Th1) et un thyristor à gâchette d'anode (Th2) connectés entre une première borne (L1A) de la ligne à protéger et une tension de référence, la gâchette du thyristor à gâchette de cathode étant reliée à une tension de seuil négative (-V) par l'intermédiaire d'un transistor d'amplification de courant de gâchette (T1), la gâchette du thyristor à gâchette d'anode étant reliée à une tension de seuil positive (+V), caractérisé en ce que :

- le composant monolithique est réalisé dans un substrat du premier type de conductivité divisé en caissons séparés par des murs d'isolement (3, 4) dont les faces inférieures sont revêtues de couches isolantes (5, 6), la face inférieure du substrat étant uniformément revêtue d'une métallisation (M1),

- le transistor (T1) d'amplification du courant de gâchette du thyristor à gâchette de cathode est réalisé sous forme verticale dans un premier caisson,

- le thyristor à gâchette de cathode (Th1) est réalisé sous forme verticale dans un deuxième caisson,

- le thyristor à gâchette d'anode (Th2) est réalisé sous forme verticale dans un troisième caisson,

- la métallisation de face inférieure (M1) met en contact le collecteur du transistor, l'anode du thyristor à gâchette de cathode et la cathode du thyristor à gâchette d'anode,

- une première métallisation de face avant (M2) relie la cathode du thyristor à gâchette de cathode à l'anode du thyristor à gâchette d'anode,

- une deuxième métallisation de face avant (M3) relie la gâchette du thyristor à gâchette de cathode à l'émetteur du transistor, et

- une troisième métallisation de face avant est en contact avec la gâchette du thyristor à gâchette d'anode.

2. Composant selon la revendication 1, comprenant en outre une diode (D1) dont l'anode est reliée à la gâchette du thyristor à gâchette d'anode, caractérisé en ce que ladite diode est réalisée sous forme d'une région de type P (46), elle-même  
5 formée dans une région de type N (45), cette dernière étant formée dans la région de gâchette de cathode (42) du thyristor à gâchette d'anode, du côté de la face supérieure du composant.

3. Composant selon la revendication 1, dans lequel la gâchette du thyristor à gâchette de cathode est reliée à une  
10 deuxième borne de la ligne à protéger (L1B)

4. Composant selon la revendication 1 ou 2, assurant en outre une fonction de protection contre des surintensités, dans lequel les gâchettes des thyristors à gâchette de cathode et à gâchette d'anode sont reliées entre elles et à une deuxième borne  
15 de la ligne à protéger (L1B)

5. Composant selon la revendication 4 prise dans son rattachement à la revendication 1, comprenant en outre un transistor d'amplification de courant de gâchette (T2) associé au thyristor à gâchette d'anode, caractérisé en ce que ce transistor, de type PNP, est formé du côté de la face supérieure du composant, la région de collecteur (61) se prolongeant par l'intermédiaire de murs d'isolement (62, 63) vers la face inférieure et étant en contact avec la métallisation de face inférieure (M1).  
20



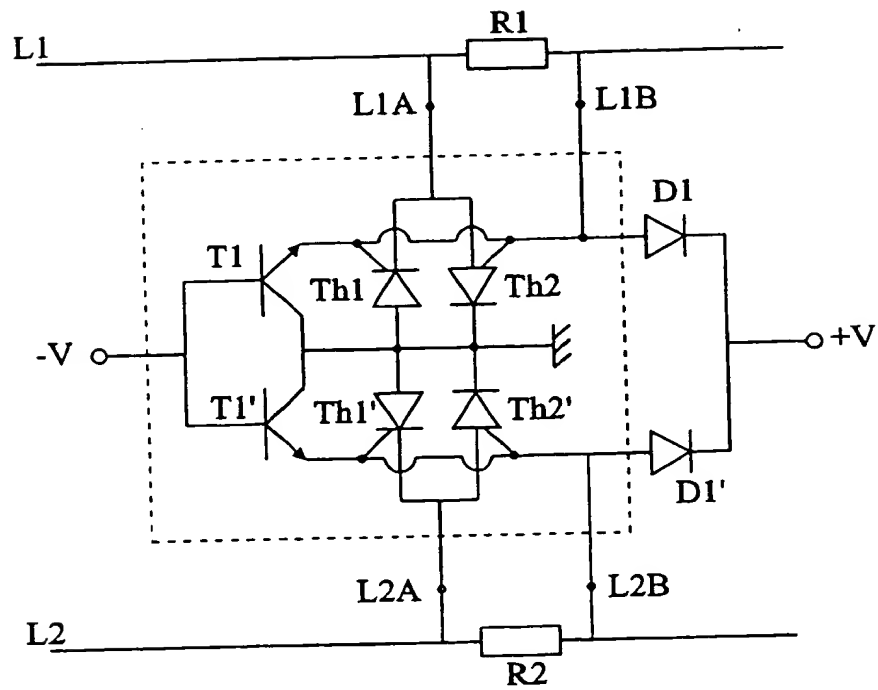


Fig 1A

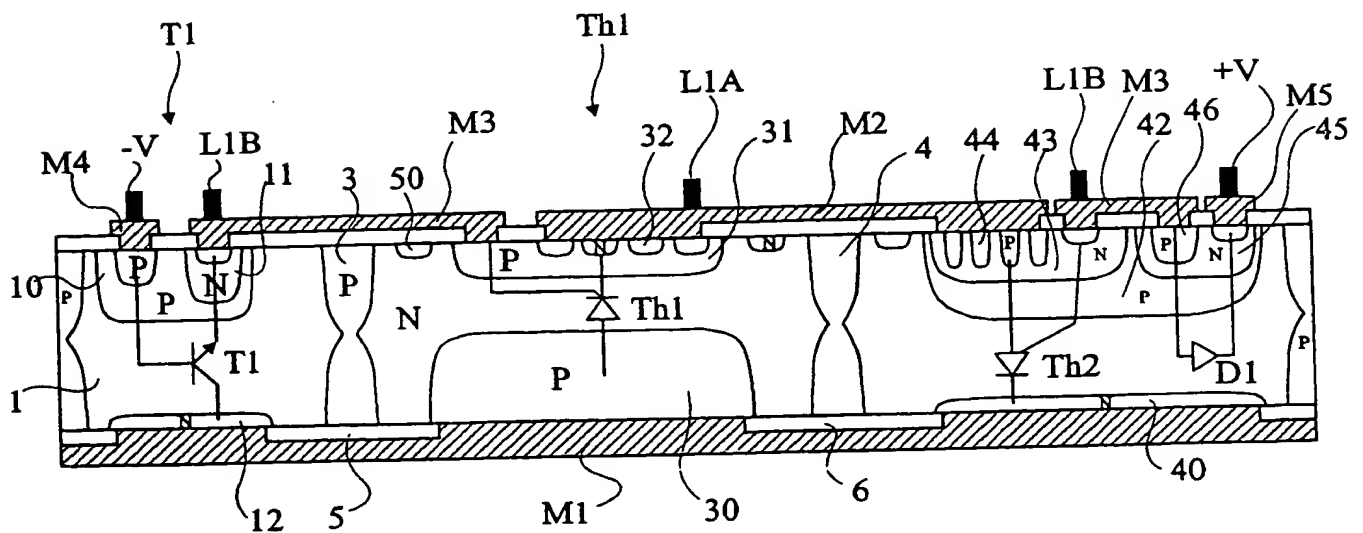


Fig 1B

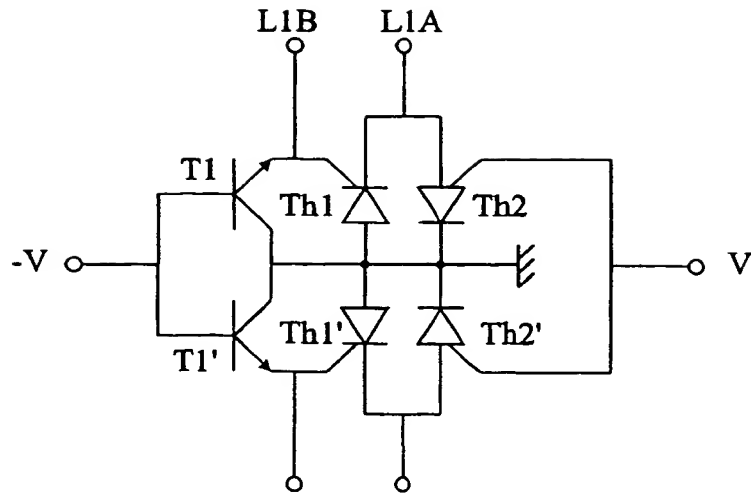


Fig 2A

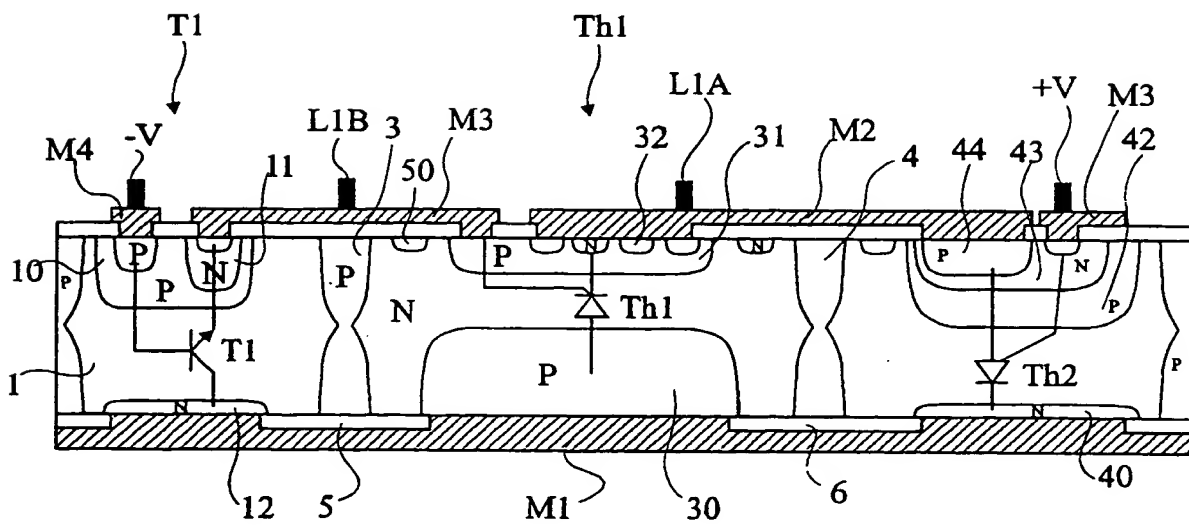


Fig 2B

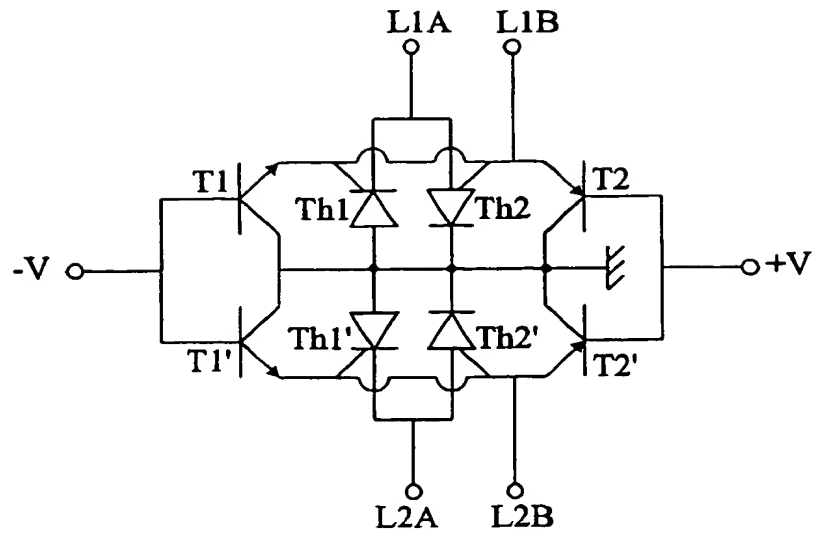


Fig 3A

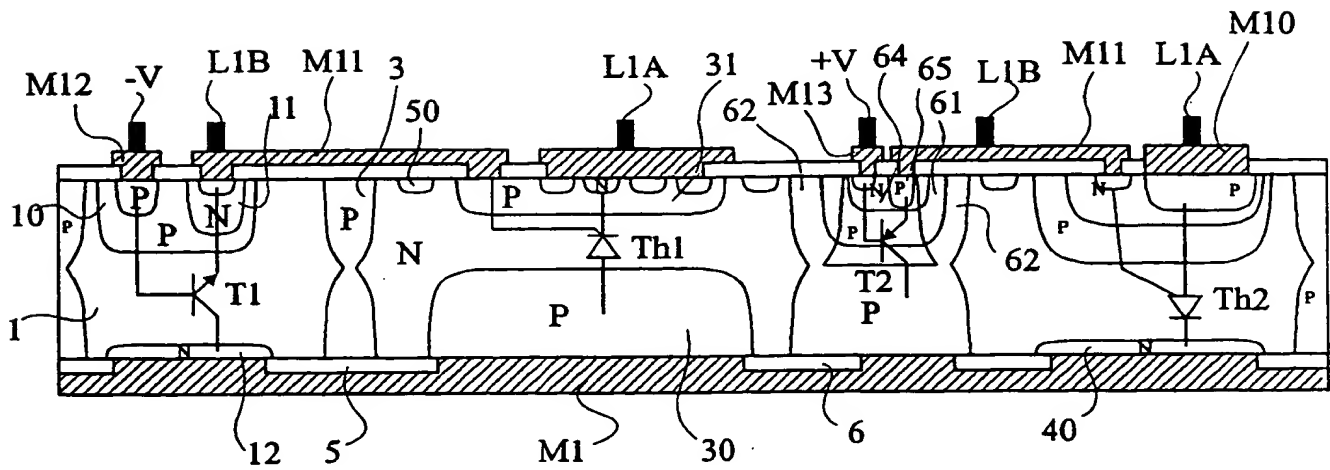


Fig 3B

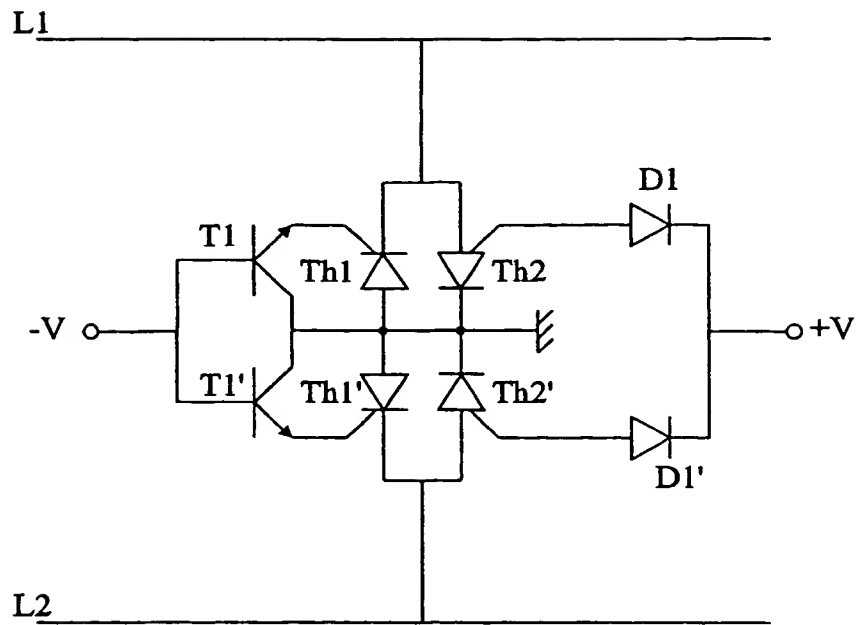


Fig 4A

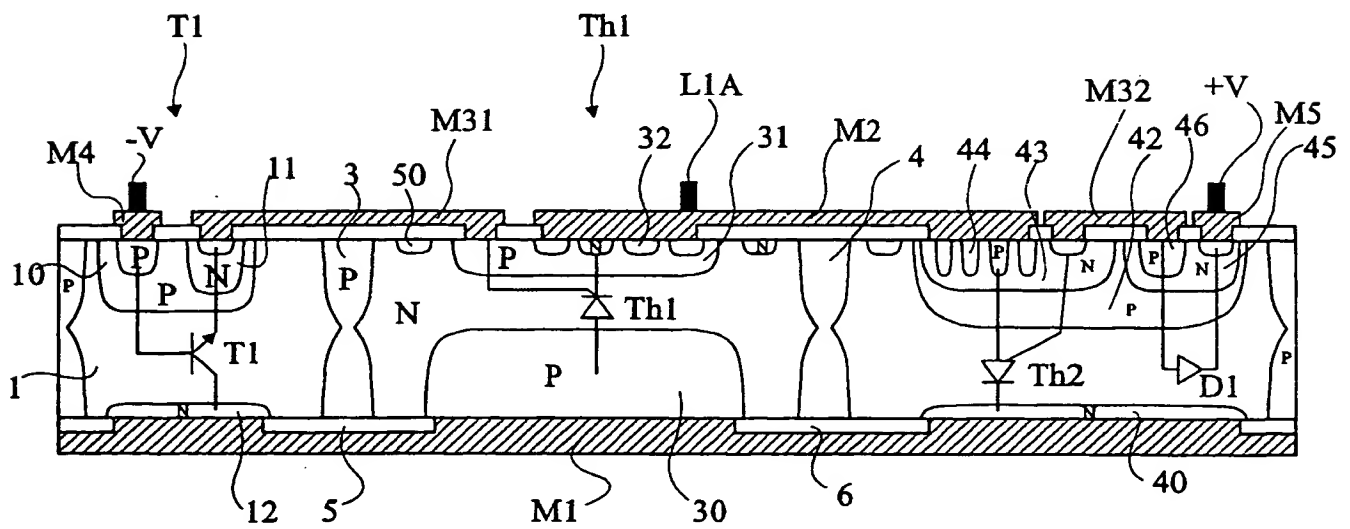
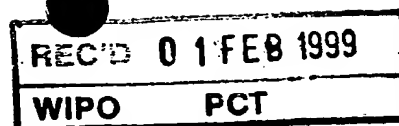


Fig 4B







# BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

**PRIORITY  
DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

**COPIE OFFICIELLE**

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le **30 NOV. 1998**

Pour le Directeur général de l'Institut  
national de la propriété industrielle  
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

**SIEGE**

26 bis, rue de Saint Petersburg  
75800 PARIS Cédex 08  
Téléphone : 01 53 04 53 04  
Télécopie : 01 42 93 59 30





**REQUÊTE EN DÉLIVRANCE**

Confirmation d'un dépôt par télécopie ☐

Cet imprimé est à remplir à l'encre noire en lettres capitales

26 bis, rue de Saint Pétersbourg  
75800 Paris Cedex 08  
Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DATE DE REMISE DES PIÈCES **30 DEC. 1997**  
N° D'ENREGISTREMENT NATIONAL **9716854**  
DÉPARTEMENT DE DÉPÔT **INPI GRENOBLE**  
DATE DE DÉPÔT **30 DEC. 1997**

**2 DEMANDE** Nature du titre de propriété industrielle

☒ brevet d'invention ☐ demande divisionnaire  
☐ certificat d'utilité ☐ transformation d'une demande de brevet européen

☐ demande initiale  
☐ brevet d'invention

**Établissement du rapport de recherche**

☐ différé ☒ immédiat

Le demandeur, personne physique, requiert le paiement échelonné de la redevance ☐ oui ☒ non

Titre de l'invention (200 caractères maximum)

**CIRCUIT DE PROTECTION D'INTERFACE D'ABONNÉS**

**3 DEMANDEUR (S)** n° SIREN : code APE-NAF :

Nom et prénoms (souligner le nom patronymique) ou dénomination

**SGS-THOMSON MICROELECTRONICS S.A.**

Forme juridique

**(Société Anonyme)**

Nationalité (s) **Française**

Adresse (s) complète (s)

**7, Avenue Gallieni  
94250 GENTILLY**

Pays

**FRANCE**

En cas d'insuffisance de place, poursuivre sur papier libre ☐

**4 INVENTEUR (S)** Les inventeurs sont les demandeurs ☐ oui ☒ non

Si la réponse est non, fournir une désignation séparée

**5 RÉDUCTION DU TAUX DES REDEVANCES**

☐ requise pour la 1ère fois

☐ requise antérieurement au dépôt ; joindre copie de la décision d'admission

**6 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE**

pays d'origine

numéro

date de dépôt

nature de la demande

**7 DIVISIONS** antérieures à la présente demande n°

date

n°

date

**8 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE**

(nom et qualité du signataire - n° d'inscription)

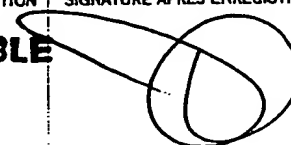
**Michel de Beaumont  
MANDATAIRE 92-1016**

SIGNATURE DU PRÉPOSÉ À LA RÉCEPTION

SIGNATURE APRÈS ENREGISTREMENT DE LA DEMANDE À L'INPI

**INPI GRENOBLE**

**MCU**





BREVET D'INVENTION, CERTIFICAT D'UTILITE

DÉSIGNATION DE L'INVENTEUR

(si le demandeur n'est pas l'inventeur ou l'unique inventeur)

DIVISION ADMINISTRATIVE DES BREVETS

26bis, rue de Saint-Petersbourg

75800 Paris Cédex 08

Tél. : 01 53 04 53 04 - Télécopie : 01 42 93 59 30

N° D'ENREGISTREMENT NATIONAL

9716854

TITRE DE L'INVENTION :

CIRCUIT DE PROTECTION D'INTERFACE D'ABONNÉS

LE(S) SOUSSIGNÉ(S)

MICHEL DE BEAUMONT  
CABINET CONSEIL  
1, rue Champollion  
38000 GRENOBLE

DÉSIGNE(NT) EN TANT QU'INVENTEUR(S) (indiquer nom, prénoms, adresse et souligner le nom patronymique) :

BALLON Christian  
75, Rue Jolivet  
37000 TOURS

30 DEC. 1997 INPI GRENOBLE

NOTA : A titre exceptionnel, le nom de l'inventeur peut être suivi de celui de la société à laquelle il appartient (société d'appartenance) lorsque celle-ci est différente de la société déposante ou titulaire.

Date et signature (s) du (des) demandeur (s) ou du mandataire

le 30 décembre 1997,

N. REF. : B3713

  
Michel de Beaumont  
MANDATAIRE 92-1016

## CIRCUIT DE PROTECTION D'INTERFACE D'ABONNÉS

La présente invention concerne des circuits de protection contre des surtensions utilisables notamment pour des circuits d'interface de lignes d'abonnées, couramment désignés par le sigle SLIC (Subscriber Line Interface Circuit).

5 Les circuits téléphoniques reliés à des lignes sont particulièrement susceptibles d'être perturbés par des surtensions tels que des coups de foudre ou des liaisons accidentelles à des lignes du réseau d'alimentation électrique. De plus, le problème de la protection des circuits d'interface devient de plus en plus aigu alors que ces circuits d'interface sont constitués de circuits de plus en plus intégrés et de dimensions de plus en plus réduites et par conséquent de plus en plus sensibles à des surtensions.

15 La demanderesse étudie depuis de nombreuses années des circuits de protection de SLIC et a déjà imaginé plusieurs circuits nouveaux, réalisables sous forme monolithique, qui sont décrits notamment dans les brevets des Etats-Unis d'Amérique N° 5274524 (B1712), 5243488 (B1713), 5696391 (B2420) et 5684322 (B2743), et dans les demandes de brevets européens 0742592 (B2782) et 0687051 (B3042).

20 La présente invention vise à réaliser sous forme monolithique un circuit de protection susceptible d'établir un court-

circuit entre chaque conducteur d'une ligne et la masse quand la tension sur ce conducteur dépasse un seuil positif déterminé ou devient inférieure à un seuil négatif prédéterminé.

La présente invention vise également à réaliser un tel circuit qui établit également un court-circuit entre un conducteur de ligne et la masse quand le courant dans ce conducteur dépasse un seuil déterminé.

La présente invention vise à réaliser un tel circuit qui puisse être fabriqué par des technologies compatibles avec celle des circuits intégrés de puissance développés par la demande.

Un autre objet de la présente invention est de prévoir un tel circuit qui soit particulièrement fiable en fonctionnement.

Un autre objet de la présente invention est de prévoir un tel circuit dans lequel la chute de tension à l'état passant soit minimale (égale seulement à la chute de tension aux bornes d'un thyristor).

Un autre objet de la présente invention est de prévoir un tel circuit qui nécessite un très faible courant pour son amorçage.

Pour atteindre ces objets, la présente invention prévoit un composant monolithique de protection d'une ligne contre des surtensions supérieures à un seuil positif déterminé ou inférieures à un seuil négatif déterminé, comprenant en antiparallèle un thyristor à gâchette de cathode et un thyristor à gâchette d'anode connectés entre une première borne de la ligne à protéger et une tension de référence, la gâchette du thyristor à gâchette de cathode étant reliée à une tension de seuil négative par l'intermédiaire d'un transistor d'amplification de courant de gâchette, la gâchette du thyristor à gâchette d'anode étant reliée à une tension de seuil positive. Le composant monolithique est réalisé dans un substrat du premier type de conductivité divisé en caissons séparés par des murs d'isolement dont les faces inférieures sont revêtues de couches isolantes, la face

inférieure du substrat étant uniformément revêtue d'une métallisation. Le transistor d'amplification du courant de gâchette du thyristor à gâchette de cathode est réalisé sous forme verticale dans un premier caisson. Le thyristor à gâchette de cathode est  
5 réalisé sous forme verticale dans un deuxième caisson. Le thyristor à gâchette d'anode est réalisé sous forme verticale dans un troisième caisson. La métallisation de face inférieure met en contact le collecteur du transistor, l'anode du thyristor à gâchette de cathode et la cathode du thyristor à gâchette d'anode.  
10 Une première métallisation de face avant relie la cathode du thyristor à gâchette de cathode à l'anode du thyristor à gâchette d'anode. Une deuxième métallisation de face avant relie la gâchette du thyristor à gâchette de cathode à l'émetteur du transistor. Une troisième métallisation de face avant est en contact  
15 avec la gâchette du thyristor à gâchette d'anode.

Selon un mode de réalisation de la présente invention, le composant comprend en outre une diode dont l'anode est reliée à la gâchette du thyristor à gâchette d'anode. Cette diode est réalisée sous forme d'une région de type P elle-même formée dans  
20 une région de type N, cette dernière étant formée dans la région de gâchette de cathode du thyristor à gâchette d'anode, du côté de la face supérieure du composant.

Selon un mode de réalisation de la présente invention, la gâchette du thyristor à gâchette de cathode est reliée à une  
25 deuxième borne de la ligne à protéger associé au thyristor à gâchette d'anode, caractérisé en ce que ce transistor, de type PNP, est formé du côté de la face supérieure du composant, la région de collecteur se prolongeant par l'intermédiaire de murs d'isolement vers la face inférieure et étant en contact avec la  
30 métallisation de face inférieure.

Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes  
35 parmi lesquelles :

la figure 1A représente un exemple de circuit de protection ;

la figure 1B représente un mode de réalisation selon la présente invention du circuit de la figure 1A ;

5 la figure 2A représente une variante de circuit de protection ;

la figure 2B représente un mode de réalisation selon la présente invention du circuit de la figure 2A ;

10 la figure 3A représente une autre variante de circuit de protection ;

la figure 3B représente un premier mode de réalisation selon la présente invention du circuit de la figure 3A ;

la figure 4A représente une autre variante de circuit de protection ; et

15 la figure 4B représente un premier mode de réalisation selon la présente invention du circuit de la figure 4A.

La figure 1A représente un circuit de protection contre des surtensions et des surintensités sur une ligne téléphonique L1-L2. Chacun des conducteurs de la ligne téléphonique comprend une résistance série, respectivement R1, R2, permettant de détecter des surintensités. On appellera L1A et L1B les bornes de la résistance R1 qui constituent des premières bornes d'entrée du circuit selon la présente invention et L2A et L2B les bornes de la résistance R2 qui constituent des deuxièmes bornes d'entrée du circuit. Entre la borne L1A et un potentiel de référence, couramment la masse, sont disposés deux thyristors en antiparallèle, à savoir un thyristor à gâchette de cathode Th1 et un thyristor à gâchette d'anode Th2. L'anode du thyristor Th1 et la cathode du thyristor Th2 sont reliées à la masse, la cathode du thyristor Th1 et l'anode du thyristor Th2 sont reliées à la borne L1A. La gâchette du thyristor à gâchette de cathode est reliée à une source de tension négative  $-V$  par l'intermédiaire d'un transistor amplificateur T1 de type NPN. La gâchette du thyristor à gâchette d'anode est reliée à une source de tension positive  $+V$  (dans ce mode de réalisation par l'intermédiaire d'une diode D1). Les gâ-

20

25

30

35

chettes des thyristors Th1 et Th2 sont reliées à la borne LlB. L'émetteur du transistor T1 est relié à la borne LlB, son collecteur à la masse et sa base à la tension négative -V. Cet ensemble constitue le système de protection contre des surtensions et surintensités du conducteur L1. Des composants disposés symétriquement et désignés par des références primées constituent la protection contre des surtensions et des surintensités de la ligne L2. Le fonctionnement de ce circuit que l'on comprendra mieux en se référant aux brevets et demandes de brevets de la demanderesse mentionnés ci-dessus est le suivant.

- Si une surtension positive supérieure à la tension +V survient sur le conducteur L1, un courant circule de l'anode à la gâchette du thyristor à gâchette d'anode Th2 par l'intermédiaire de la diode D1 vers la tension +V. Le thyristor Th2 devient passant et dérive la surtension vers la masse.

- Si une surtension négative inférieure à la tension -V survient sur le conducteur L1, le thyristor à gâchette de cathode Th1 devient conducteur et la surtension négative s'écoule vers la masse. Le transistor T1 augmente la sensibilité de déclenchement en jouant un rôle d'amplification de gâchette.

- Si un courant positif circule dans la résistance R1 de façon à produire aux bornes de cette résistance une tension supérieure à la tension de seuil du thyristor à gâchette d'anode Th2, celui-ci devient passant.

- Si un courant négatif circule dans la résistance R1, c'est le thyristor à gâchette de cathode Th1 qui devient passant.

On a donc ainsi obtenu effectivement un dispositif de protection contre des surtensions et des surintensités sur le conducteur L1. La partie inférieure du circuit joue le même rôle vis-à-vis du conducteur L2.

On notera que les valeurs des tensions +V et -V, qui seront par exemple fournies par des batteries, ne sont pas nécessairement égales.

Le rôle des diodes D1 et D1' est d'isoler les batteries +V et -V entre elles, ainsi que par rapport aux lignes L1 et L2 en l'absence de surtensions.

La figure 1B est une vue en coupe schématique d'une tranche semiconductrice incorporant le circuit de la figure 1A. Seuls les éléments appartenant à la partie supérieure du circuit de protection de la figure 1A sont représentés en figure 1B. Les composants symétriques dans le circuit sont formés de la même façon dans la même tranche de silicium comme cela apparaîtra clairement à l'homme de l'art.

Le composant de la figure 1B est formé à partir d'un substrat 1 de type N divisé en trois caissons par des murs d'isolement 3 et 4. Chaque mur d'isolement est formé par une diffusion profonde de type P s'étendant à partir des faces supérieure et inférieure de la tranche, ces diffusions se rejoignant sensiblement au milieu de la tranche. Le composant est réalisé dans une technologie de composants semiconducteurs de puissance dans laquelle une métallisation unique M1 recouvre toute la face inférieure ou face arrière du composant. Selon un aspect de la présente invention, on utilise une technologie dans laquelle la partie apparente de chaque mur d'isolement du côté de la face inférieure est isolée par une couche d'isolement. La référence 5 désigne une couche d'isolement, couramment de l'oxyde de silicium, formée sous la face inférieure du mur d'isolement 3 et la référence 6 désigne une couche d'isolement formée sous la face inférieure du mur d'isolement 4.

Dans le caisson de gauche est formé le transistor T1. Ce transistor est de type vertical et comprend du côté de la face supérieure une région de base 10 de type P contenant une région d'émetteur 11 de type N. Du côté de la face inférieure est formée une région 12 de type N<sup>+</sup> constituant le contact de collecteur repris par la métallisation M1. On notera que la couche isolante 5 se prolonge pour que la métallisation M1 fasse contact avec la région N 12 et pas avec le substrat 1 du caisson. Un avantage de la réalisation de ce transistor sous forme verticale est qu'il



peut supporter sans difficultés des tensions relativement élevées (la tension  $-V$  est par exemple de  $-50$  V). De plus la connexion entre le collecteur de ce transistor et l'anode du thyristor à gâchette de cathode Th1 est réalisée de façon particulièrement simple et efficace par la métallisation de face arrière. En outre le transistor T1 présente un gain élevé (de l'ordre de 80 à 200) ce qui entraîne que le courant que doit fournir la batterie  $-V$  à chaque amorçage est particulièrement faible.

Le thyristor à gâchette de cathode Th1 est formé dans le caisson central de la figure 1B. Il est réalisé sous forme verticale. Il comprend du côté de la face inférieure une région d'anode 30 et du côté de la face supérieure une région de type P 31 et une région de type N de cathode 32, couramment munie de courts-circuits d'émetteur. On notera que les régions isolantes 5 et 6 se prolongent jusqu'à la région P 30 pour que la métallisation M1 ne soit pas en contact avec le caisson central de type N.

Dans le caisson de droite de la figure 1B sont formés le thyristor à gâchette d'anode Th2 et la diode D1. Le thyristor Th2 est réalisé comme le thyristor Th1 sous forme verticale. Il comprend du côté de la face inférieure une région N 40 de cathode, et du côté de la face supérieure une région de type P profonde et peu dopée 42 (réalisée en même temps que la région d'anode 30 du thyristor Th1) dans laquelle sont formées une région de type N 43 et une région d'anode de type P 44. De façon classique, la région d'anode est munie de courts-circuits d'émetteurs. La diode D1 est formée dans la région de type P 42 elle comprend dans cette région une région de type N 45 constituant sa cathode et une région de type P 46 constituant son anode. Il s'agit d'une diode latérale.

Du côté de la face supérieure, les contacts sont réalisés par diverses métallisations :

- une métallisation M2 connectée à la borne L1A reliant la cathode du thyristor à gâchette de cathode à l'anode du thyristor à gâchette d'anode,

- une métallisation M3 connectée à la borne L1B reliant la gâchette du thyristor à gâchette de cathode à l'émetteur du transistor T1 et la gâchette du thyristor à gâchette d'anode à l'anode de la diode D1 ; bien que dans la vue en coupe cette  
 5 métallisation soit représentée comme constituée de deux morceaux disjoints, on comprendra qu'il s'agit d'une seule et même métallisation,

- une métallisation M4 reliée à la borne -V en contact avec la base du transistor T1, et  
 10 - une métallisation M5 reliée à la borne +V en contact avec la cathode de la diode D1.

Cette structure permet de commander le thyristor Th1 avec un très faible courant de mise en conduction tandis que ce thyristor peut avoir un courant de maintien ( $I_h$ ) élevé. La réalisation du thyristor Th2 par triple diffusion permet d'obtenir un  
 15 thyristor sensible.

On a en outre représenté sur la figure des régions plus fortement dopées de même type que les régions sous-jacentes pour améliorer l'ohmicité des contacts avec les diverses métallisations. Ces régions ne sont ni référencées ni décrites pour ne pas  
 20 alourdir les figures et la description. Également, des régions telle que la région 50 constituent de façon classique des régions d'arrêt de canal pour éviter l'apparition de courants de fuite.

La figure 2A représente une variante du circuit de la  
 25 figure 1A. On y retrouve les éléments T1, Th1, Th2, T'1, Th'1, Th'2. La différence avec la figure 1A est que la gâchette du thyristor à gâchette d'anode Th2 n'est pas reliée à la gâchette du thyristor à gâchette de cathode Th1 et est reliée directement, ainsi que la gâchette du thyristor à gâchette d'anode Th'2 à la  
 30 tension de référence positive +V. Ce circuit est plus simple mais n'assure pas de protection contre des surintensités positives. Il présente toutefois l'avantage que le thyristor à gâchette d'anode est particulièrement sensible en raison de l'absence de courts-circuits d'anode.

La réalisation de ce circuit sous forme d'un composant monolithique apparaît en figure 2B. Cette figure ne sera pas décrite en détail puisqu'elle est strictement similaire à la figure 1B sans la diode D1, c'est-à-dire que la région de gâchette d'anode 43 du thyristor à gâchette d'anode Th2 est connectée directement à la tension positive +V. On notera également que la couche d'anode 44 du thyristor à gâchette d'anode n'est pas dans le mode de réalisation de la figure 2B muni de courts-circuits d'émetteur, ce qui permet d'obtenir un thyristor plus sensible.

D'autre part, dans le cas des figures 1B et 2B, on a représenté la couche d'isolement 6 s'étendant jusqu'à la région 40 de prise de contact de cathode du thyristor à gâchette d'anode Th2. Bien entendu, comme cette couche de contact est du même type que le substrat, la couche isolante 6 peut s'arrêter immédiatement au-delà de la surface inférieure du mur d'isolement 4.

La figure 3A représente une autre variante du circuit selon la présente invention. Cette fois-ci, la structure est complètement symétrique, c'est-à-dire que le thyristor à gâchette d'anode Th2 est, comme le thyristor à gâchette de cathode Th1 associé à un transistor d'amplification de courant de gâchette. Ce transistor est désigné par la référence T2 pour le thyristor Th2 et par la référence T2' pour le thyristor Th2'. Les transistors T2 et T2' sont des transistors PNP alors que les transistors T1 et T1' sont des transistors NPN.

Une réalisation selon la présente invention sous forme monolithique du circuit de la figure 3A apparaît en une coupe schématique en figure 3B. Le transistor T1 et le transistor Th1 sont réalisés comme dans les modes de réalisation des figures 1B et 2B. Le thyristor Th2 est réalisé comme celui de la figure 1B ou de la figure 2B selon la sensibilité recherchée pour ce thyristor. Le transistor T2 est réalisé entre les caissons contenant les thyristors Th1 et Th2. Le collecteur de ce thyristor est constitué d'une couche de type P 61 profondément diffusée à partir de la face supérieure. La région 61 est entourée d'une diffusion profonde de type P 62 qui rejoint une couche de type 63

formée à partir de la face inférieure et sur laquelle est reprise le contact de collecteur par la métallisation M1. A l'intérieur de la région de collecteur 61 sont formées une région de base 64 et une région d'émetteur de type P 65.

5 Une première métallisation de face supérieure M10 connectée à la borne L1A est en contact avec la cathode du thyristor Th1 et l'anode du thyristor Th2 (bien que cette métallisation soit représentée en deux morceaux dans la figure, il s'agit d'une seule et même métallisation). Une métallisation M11  
10 connectée à la borne L1B est en contact avec la gâchette du thyristor Th2, l'émetteur du transistor T2, la gâchette du thyristor Th1 et l'émetteur du transistor T1. Une métallisation M12 connectée à la borne -V est en contact avec la base du transistor T1. Une métallisation M13 connectée à la borne +V et est en contact  
15 avec la région de base du transistor T2.

La figure 4A représente une variante du circuit de la figure 1A. Ce circuit, plus simple, n'assure pas de protection contre des surintensités. On y retrouve les éléments T1, Th1, Th2, T'1, Th'1, Th'2. La différence avec la figure 1A est que les  
20 gâchettes des thyristors à gâchette d'anode Th2 et à gâchette de cathode Th1 ne sont reliées ni entre elles ni à la borne L1B qui n'existe pas, la résistance R1 étant absente.

La réalisation de ce circuit sous forme d'un composant monolithique apparaît en figure 4B. Cette figure ne sera pas décrite en détail puisqu'elle est identique à la figure 1B à  
25 l'exception de la métallisation de gâchette : au lieu d'avoir une métallisation M3 unique, on a deux métallisations disjointes M31 et M32 servant seulement, respectivement à établir la liaison avec l'émetteur du transistor T1 et la liaison avec l'anode de la  
30 diode D1 (on pourra éventuellement supprimer la diode D1).

Bien entendu, la présente invention est susceptible de diverses variantes et modifications qui apparaîtront à l'homme de l'art. En particulier, les diverses variantes décrites pourront être combinées.

### REVENDECATIONS

1. Composant monolithique de protection d'une ligne contre des surtensions supérieures à un seuil positif déterminé ou inférieures à un seuil négatif déterminé, comprenant en anti-parallèle un thyristor à gâchette de cathode (Th1) et un thyristor à gâchette d'anode (Th2) connectés entre une première borne (L1A) de la ligne à protéger et une tension de référence, la gâchette du thyristor à gâchette de cathode étant reliée à une tension de seuil négative (-V) par l'intermédiaire d'un transistor d'amplification de courant de gâchette (T1), la gâchette du thyristor à gâchette d'anode étant reliée à une tension de seuil positive (+V), caractérisé en ce que :

- le composant monolithique est réalisé dans un substrat du premier type de conductivité divisé en caissons séparés par des murs d'isolement (3, 4) dont les faces inférieures sont revêtues de couches isolantes (5, 6), la face inférieure du substrat étant uniformément revêtue d'une métallisation (M1),

- le transistor (T1) d'amplification du courant de gâchette du thyristor à gâchette de cathode est réalisé sous forme verticale dans un premier caisson,

- le thyristor à gâchette de cathode (Th1) est réalisé sous forme verticale dans un deuxième caisson,

- le thyristor à gâchette d'anode (Th2) est réalisé sous forme verticale dans un troisième caisson,

- la métallisation de face inférieure (M1) met en contact le collecteur du transistor, l'anode du thyristor à gâchette de cathode et la cathode du thyristor à gâchette d'anode,

- une première métallisation de face avant (M2) relie la cathode du thyristor à gâchette de cathode à l'anode du thyristor à gâchette d'anode,

- une deuxième métallisation de face avant (M3) relie la gâchette du thyristor à gâchette de cathode à l'émetteur du transistor, et

- une troisième métallisation de face avant est en contact avec la gâchette du thyristor à gâchette d'anode.

2. Composant selon la revendication 1, comprenant en outre une diode (D1) dont l'anode est reliée à la gâchette du thyristor à gâchette d'anode, caractérisé en ce que ladite diode est réalisée sous forme d'une région de type P (46), elle-même  
5 formée dans une région de type N (45), cette dernière étant formée dans la région de gâchette de cathode (42) du thyristor à gâchette d'anode, du côté de la face supérieure du composant.

3. Composant selon la revendication 1, dans lequel la gâchette du thyristor à gâchette de cathode est reliée à une  
10 deuxième borne de la ligne à protéger (L1B)

4. Composant selon la revendication 1 ou 2, assurant en outre une fonction de protection contre des surintensités, dans lequel les gâchettes des thyristors à gâchette de cathode et à gâchette d'anode sont reliées entre elles et à une deuxième borne  
15 de la ligne à protéger (L1B)

5. Composant selon la revendication 4 prise dans son rattachement à la revendication 1, comprenant en outre un transistor d'amplification de courant de gâchette (T2) associé au thyristor à gâchette d'anode, caractérisé en ce que ce transistor, de type PNP, est formé du côté de la face supérieure du  
20 composant, la région de collecteur (61) se prolongeant par l'intermédiaire de murs d'isolement (62, 63) vers la face inférieure et étant en contact avec la métallisation de face inférieure (M1).

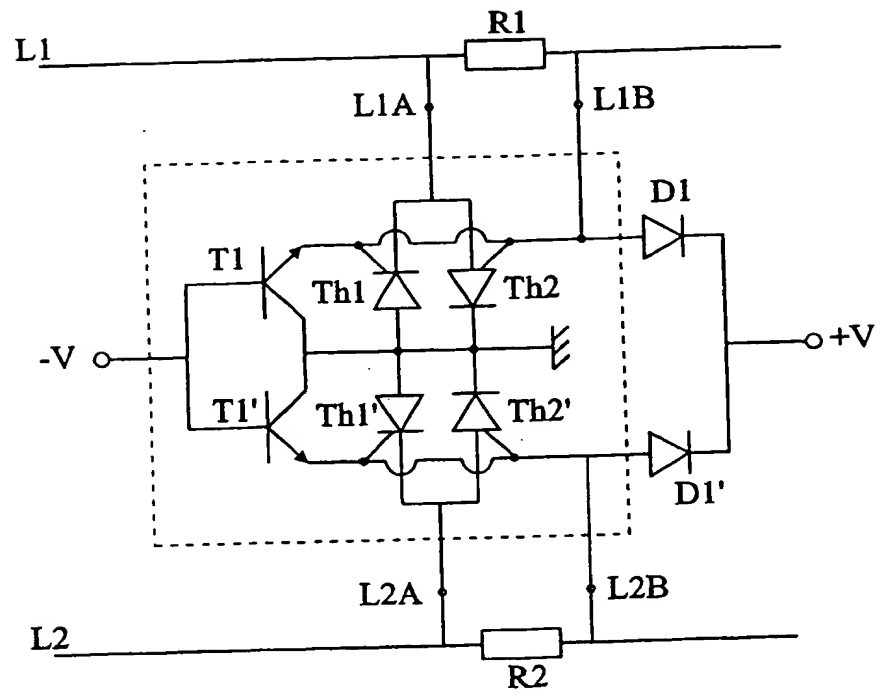


Fig 1A

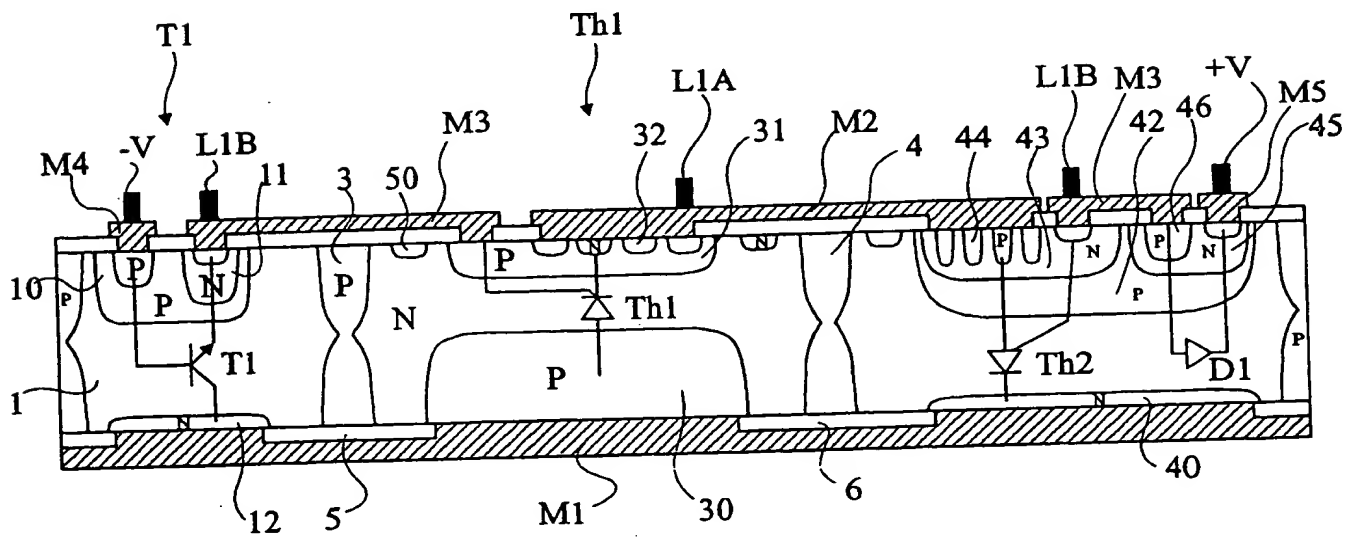
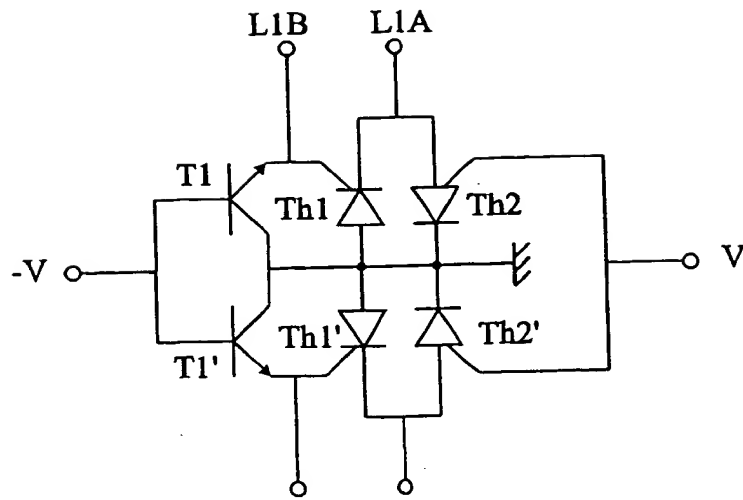
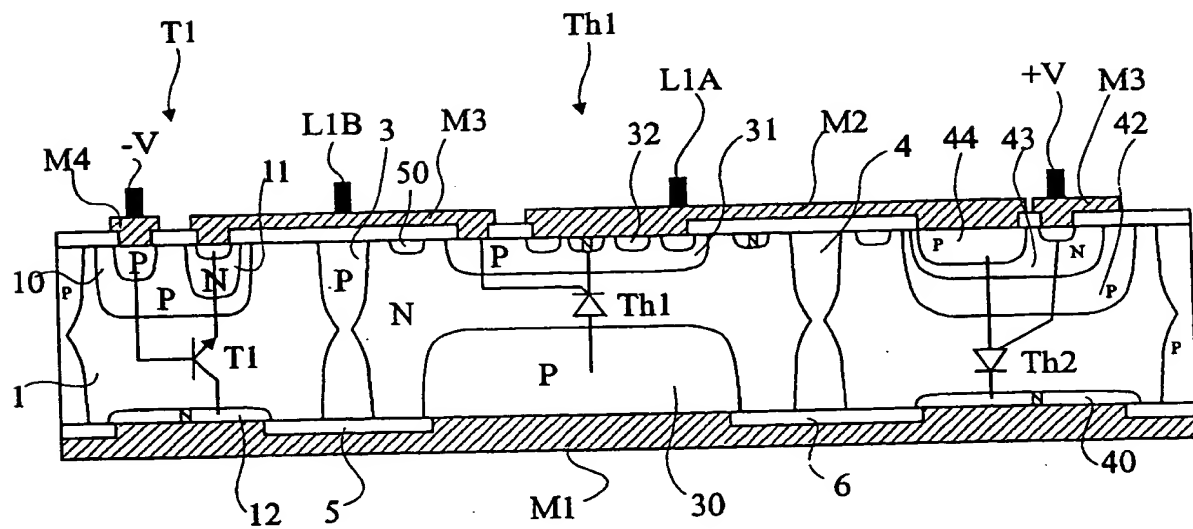


Fig 1B



**Fig 2A**



**Fig 2B**



[illegible]

Fig 3B

Fig 4B



**THIS PAGE BLANK (USPTO)**